

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

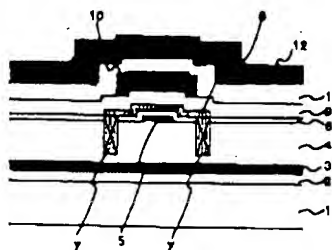
(11) Publication number: 1020000071625 A
(43) Date of publication of application: 25.11.2000(21) Application number: 1020000018640
(22) Date of filing: 10.04.2000
(30) Priority: 18.04.1999 JP 99 109979
(51) Int. Cl. G02F 1/136(71) Applicant: NEC CORPORATION
(72) Inventor: HONBO NOBUAKI
HUKATA DAMAKI

(54) LCD

(57) Abstract:

PURPOSE: An LCD is provided to improve an optical shielding capacity by changing a structure of a pixel including a thin film transistor.

CONSTITUTION: An LCD comprises a rear face shielding layer(3), a thin film transistor, a data line(10), and a black matrix(12). The rear face shielding layer(3) is formed on a transparent insulating substrate (1). The thin film transistor is formed with a polysilicon channel(5), a gate insulating layer(6), and a gate electrode. The polysilicon channel (5) is formed on the rear face shielding layer(3) by inserting an interlayer dielectric(4,9,11). The gate electrode is connected with a gate line(8). The data line(10) transmits a data signal to the thin film transistor. The black matrix(12) shields an incident ray.



COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (20021129)

Patent registration number (1003755180000)

Date of registration (20030226)

특 2000-0071625

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/136

(11) 공개번호 특2000-0071625
(43) 공개일자 2000년11월25일

(21) 출원번호	10-2000-0018640
(22) 출원일자	2000년04월10일
(30) 우선권주장	11-109979 1999년04월15일 일본(JP)
(71) 출원인	닛본 덴기 가부시끼가이샤 가네코 히사시 일본국 도쿄도 미나토구 시바 5초메 7상 1고 후카타마키
(72) 발명자	일본국 도쿄도 미나토구 시바 5초메 7상 1고 닛본덴기 가부시끼가이샤 내 후카타마키
(74) 대리인	일본국 도쿄도 미나토구 시바 5초메 7상 1고 닛본덴기 가부시끼가이샤 내 조희제

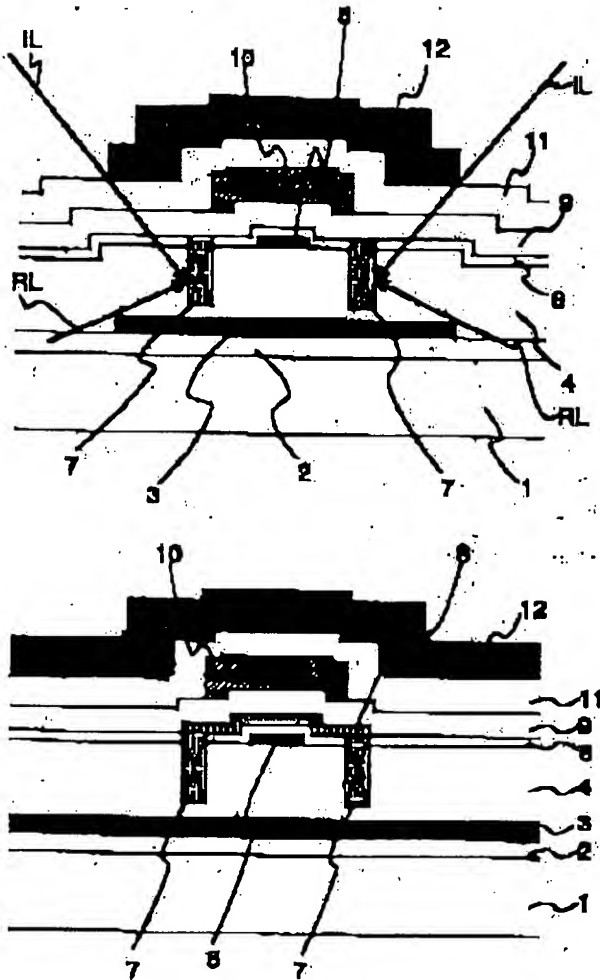
의사결구 : 있음

(54) 역점기술들

요약

후면차폐막(3)의 모서리로부터 반사된 광 및 옥퍼트릭스의 모서리로부터 입사하는 광은, 후면차폐막(3) 및 옥퍼트릭스(12)에 의해 정해지는 영역 내의 채널의 길이방향으로 따라 박막트랜지스터의 측면 근처의 후면차폐막 상의 적어도 층(4)에 후면차폐막(3)에 닿지 않는 더미절속층(7)을 형성하고, 이 더미절속층의 측면에 적어도 배선재료로 만들어진 막을 형성함으로써 차단된다.

DRC



제2도

화소구조, 박막트랜지스터, 광차단, 더미접속층

제3도

도면의 각도선 설명

- 도 1은 본 발명의 일 실시예에 따른 화소구조를 보여주는 평면도,
 도 2a 및 2b는 도 1의 화소구조에서 각각 라인 A-A' 및 B-B'를 따라 취해진 단면도들,
 도 3a 내지 3e는 도 1의 화소구조를 제조하기 위한 단계들의 앞쪽의 경반을 도시하는 단면도들,
 도 4a 내지 4d는 도 1의 화소구조를 제조하기 위한 단계들의 나중의 경반을 도시하는 단면도들,
 도 5는 본 발명의 다른 실시예에 따른 화소구조의 평면도,
 도 6a 및 6b는 도 5의 화소구조에서 각각 라인 C-C' 및 D-D'를 따라 취해진 단면도들,
 도 7a 내지 7e는 도 5의 화소구조를 제조하기 위한 단계들의 앞쪽의 경반을 도시하는 단면도들,
 도 8a 내지 8e는 도 5의 화소구조를 제조하기 위한 단계들의 나중의 경반을 도시하는 단면도들,
 도 9는 본 발명의 다른 실시예에 따른 화소구조의 평면도,
 도 10a 내지 10c는 도 9의 라인 E-E'를 따라 취해진 더미접속층이 다른 형태를 갖는 단면도들.

- 도 11은 종래기술에 따른 화소구조를 도시하는 평면도,
 도 12는 도 11의 화소구조의 부분 확대도,
 도 13a 및 13b는 도 12의 화소구조에서 각각 라인 F-F' 및 B-B'를 따라 취해진 단면도들,
 도 14는 후면차폐막을 위한 설계(design)를 보여주는 도면,
 * 도면의 주요부분에 대한 부호의 설명
 1 : 투명절연기판 2 : 베이스절연막
 3 : 후면차폐막 4, 9, 11 : 층간막
 5 : 폴리실리콘채널 6 : 게이트절연막
 7, 7' : 데이터축출 8 : 게이트라인
 10 : 데이터라인 12 : 옥패트릭스

본명의 상세한 설명

본명의 목적

본명에 속하는 기술분야 및 그 분야의 종래기술

본 발명은 액정프로젝터와 같이 박막트랜지스터(thin film transistor, TFT)를 포함하는 화소구조에 관한 것이다. 특히, 본 발명은 액정이 TFT에 의해 스위칭되는 광발광을 위한 능동매트릭스형 액정디스플레이에서의 광학계의 개선에 관한 것이다. 본 발명은 또한 화소구조를 제조하기 위한 방법에 관한 것이다.

액정디스플레이패널을 사용하는 다양한 디스플레이들이 최근에 백광이나 또는 투사형 TV, 또는 사무(OA)기기용 위한 디스플레이로서 개발되어 왔다. 액정디스플레이패널들 중에서, 능동소자인 박막트랜지스터가 액정디스플레이에 통합된 능동매트릭스형 액정디스플레이는, 조사선수의 증가가 콘트라스트 또는 응답속도에 불리하게 작용하지 않기 때문에, 고품위를 디스플레이 또는 OA기기용 위한 고품질의 디스플레이를 제공하는데 유망하다. 이는 큰 디스플레이가 액정투사자와 같은 투사형 액정디스플레이에서 심상리 달성되게 하는 것을 허용한다.

액정투사를 위해 사용되는 광발광을 위한 공동 능동매트릭스형 액정디스플레이에서, 강한 광은 액정층 TFT로 스위칭하여 화소마다 턴온/턴오프시키는 소형 기기로 발광되고, 투사된 광은 영상데이터에 의조하여 제어되고 렌즈와 같은 광학계를 통해 스크린에 확대되게 투사된다. TFT의 활성층이 폴리실리콘(p-Si)으로 만들어지는 경우, 오프상태 동안의 누설전류는 입사광 뿐만 아니라 렌즈와 같은 광학계로부터의 반사된 광에 기인한 광여기(photoexcitation)에 의해 TFT의 채널에서 발생될 것이다.

도 11을 참조하면, 광발광을 위한 그러한 기존의 능동매트릭스형 액정디스플레이에서, 게이트라인들(8) 및 데이터라인들(10)은 매트릭스형태로 배치된다. 즉, 그것들은 서로 직교하게 배치된다. 도 11에 도시된 것처럼, ITO(Indium Tin Oxide, 18)와 같은 투명전극은 게이트 및 데이터 라인들에 의해 정의되는 영역에 형성되고 TFT는 게이트라인(8)과 데이터라인(10)의 교차부에 형성된다. 도 12는 도 11에서 원으로 둘러싸인 영역의 확대도로써, TFT-형성영역을 보여준다. 데이터라인(10) 내에는, 신호를 소스전극(13)에 공급하기 위한 데이터라인/TFT접촉(16)이 형성되어 있다. 드레인전극(14)은 ITO/TFT접촉(17)을 통해 화소전극인 ITO(18)에 연결된다. LDD(Lightly doped drain)영역(15)은 TFT의 채널(게이트라인에 의해 덮여진 영역) 및 소스-드레인영역 간에 형성된다. 도 13a 및 13b는 도 12의 라인 F-F' 및 라인 B-B'를 따라 취해진 단면도를 각각 보여준다. 이 도면들에서, 배면으로부터 베이스절연막(2)을 통과한 광을 차단하기 위한 막(3)(이후로는 후면차폐막이라 한다)과 TFT 위의 옥패트릭스(12)가 유리기판과 같은 투명절연기판(1) 상에 형성된다. 따라서, 광이 TFT에 대항하는 기판측에서부터 TFT로 액정층을 통해 들어오는 경우, 옥패트릭스(12)는 입사광(IL)을 차단하거나 후면차폐막(3)은 광학계로부터의 반사된 광(RL)을 차단한다.

옥패트릭스(12)는 도 13a 및 13b에 도시된 것처럼 층간막(4)를 개재하여 TFT와 동일한 기판 상에 형성되거나 액정층을 개재하여 TFT에 대항하는 기판 상에 형성될 것이다. 옥패트릭스(12)는 TFT에 마주하는 기판상에 형성되는 경우, 두 기판들의 포개지는 정렬도 때문에 약 10nm만큼 잘못 정렬된다는 점에서 후면차폐막(3) 보다 더 커야 한다. 그 결과, 개구비는 좁아질 수 없다.

그러므로, 현재까지, 옥패트릭스는 항상 TFT와 동일한 기판 상에 형성된다. 그러한 구조에서, 더 높은 정렬정밀도가 반도체장치제조방법을 채용하여 달성될 수 있기 때문에 전술한 바와 같은 큰 마진은 필요하지 않다. 그러나, 두 차폐막 및 TFT의 위치적인 관계가 고려되지 않았기 때문에, 패널 내의 불규칙적인 반사에 기인한 광은 충분히 차단되지 않는다. 특히, 도 13b에 보인 것 같은 게이트라인형성영역에는, 후면차폐막(3)과 옥패트릭스(12)가 형성되고 이것들은 광을 차단하는데 적절하다. 한편, 도 13a에 보인 것 같은 화소전극 주위의 영역에서, 후면차폐막(3) 및 옥패트릭스(12)는 화소개구비를 개선하기 위해 그것들의 폭넓이 제한된다. 그러므로, 옥패트릭스(12)의 모서리로부터의 입사광은 소스 및 드레인 전극들(13, 14)과 LDD영역(15) 사이의 폴리실리콘채널의 화소전극의 주위 영역의 후면차폐막(3) 표면에서 반사되고, 후면차폐막(3)의 모서리로부터의 반사된 광은 LDD영역(15)으로 들어간다. 이러한 반사된 광들은 전류누설을 야기할 것이다. 물론, 입사 및 반사된 광들은 전술한 바와 같이, 게이트라인에 평행한 방향성분들뿐 아니라 다양한 방향성분들을 담고있고, 그것들 중에는 게이트라인 아래의 채널영역에 들어가는 것도 있을 것이다.

물론, 후면차폐막 및 옥패트릭스의 폭들은 입사 또는 반사된 광이 채널에 들어가는 것을 방지하도록 좁아질 수 있음에도 불구하고, 이는 화소-개구비율 감소시킨다.

막장이 이루어진다는 기술적 과제

따라서, 본 발명의 목적은, 화소-개구비가 가능한 한 크게 될 수 있으면서도 기판표면으로부터의 입사광 또는 광학계로부터의 반사된 광이 채널에 들어가는 것을 방지할 수 있는, 광필름을 위한 화소구조를 제공함에 있다.

발명의 구성 및 작용

본 발명은, 투명절연기판 상에 형성된 후면차폐막, 홀간막을 개재하여 후면차폐막 상에 형성된 폴리실리콘층, 게이트절연막 및 게이트라인에 연결된 게이트전극을 구비한 박막트랜지스터(TFT); 데이터선호를 TFT에 전송하기 위한 데이터라인; 및 TFT에 대한 입사광을 차단하기 위한 흑매트릭스를 포함하고, 후면차폐막에 닿지 않는 더미접속홀은 적어도 후면차폐막 및 흑매트릭스에 의해 정해지는 영역내에서 채널의 길이방향으로 따라 TFT의 측면 근처의 후면차폐막 상의 홀간막에 형성되고, 적어도 배선재로 만들어진 막은 더미접속홀의 측벽에 형성되는 TFT기반 화소구조를 제공한다.

전술한 화소구조에서, 더미접속홀은 게이트라인의 형성 이전에 형성되고 게이트라인재료는 게이트라인의 형성과 동시에 더미접속홀에 증착되거나, 또는 더미접속홀은 데이터라인의 형성 이전에 형성되고 데이터라인재료는 데이터라인의 형성과 동시에 더미접속홀에 증착되는 것이 바람직하다.

본 발명은 또한 후면차폐막이 투명절연기판 상에 매트릭스형태로 형성되고 채널 및 LOD가 투영되는 영역에서만 다른 배선보다 높은 TFT기반 화소구조를 제공한다.

본 발명은 또한 TFT가 데이터라인과 게이트라인의 교차부에 형성되고, 더미접속홀은 교차부의 네 모퉁이(corner)부에 형성되는 TFT기반 화소구조를 제공한다.

본 발명은 또한 박막트랜지스터(TFT)기반 화소구조를 제조하기 위한 방법으로서, 후면차폐막, 제1홀간막, TFT의 채널이 되는 폴리실리콘, 게이트절연막, 게이트전극을 구비한 게이트라인, 제2홀간막, 데이터라인, 제3홀간막 및 흑매트릭스를 투명절연기판 상에 그 순서대로 형성하는 단계를 포함하고,

게이트절연막의 형성 이후 및 게이트라인의 형성 이전에, 후면차폐막에 닿지 않는 더미접속홀이 후면차폐막 및 흑매트릭스에 의해 정해지는 영역 내의 채널의 길이방향으로 따라 TFT의 측면 근처의 후면차폐막 상의 게이트절연막 및 제1홀간막에 형성되고, 게이트라인재료로 만들어진 막이 게이트라인의 형성과 동시에 더미접속홀의 측벽에 형성되거나,

또는 제2홀간막의 형성 이후 및 데이터라인의 형성 이전에, 후면차폐막에 닿지 않는 더미접속홀이 후면차폐막 및 흑매트릭스에 의해 정해지는 영역 내의 채널의 길이방향으로 따라 TFT의 측면 근처의 후면차폐막 상의 제2홀간막, 게이트절연막 및 제1홀간막에 형성되고, 데이터라인재료로 만들어진 막이 데이터라인의 형성과 동시에 더미접속홀의 측벽에 형성되는 TFT기반 화소구조 제조방법을 제공한다.

특히, 전도성재로 후면차폐막을 형성하여, 후면차폐막의 전위를 제어하기 위한 접속홀을 다른 식각단계로도 형성하고, 더미접속홀을 접속홀식각단계 중의 적어도 하나와 동시에 형성하는 것이 바람직하다.

본 발명은 또한 후면차폐막이 그것의 전위를 제어하기 위한 매트릭스형태로 전도성재로 형성되고, 채널 및 LOD가 투영되는 영역에서만 다른 배선보다 높은 후면차폐막을 포함하는 TFT기반 화소구조 제조방법을 제공한다.

본 발명에 의하면, 더미접속홀은 채널의 측면 근처에 형성되고 배선재로 만들어진 막은 더미접속홀 내에 형성된다. 따라서, 흑매트릭스의 모서리로부터의 입사광 또는 기판의 배면으로부터 후면차폐막의 모서리를 통과하는 반사된 광은 배선재료막에 의해 차단되고 그러므로 TFT의 채널에 닿지 않아, 광여기에 기인한 누설전류를 방지한다. 게다가, 차폐막은 배면으로부터의 반사된 광을 효과적으로 차단하도록 TFT 아래에서만 넓게 된다. 그 결과로서, 흑매트릭스 및 후면차폐막의 요구된 영역들은 최소화되어 개구비의 감소를 피할 수 있게 된다.

그에 더하여, 더미접속홀의 형성이 다른 접속홀의 형성과 동시에 이루어지는 것은 더미접속홀을 형성하는 추가적인 단계를 제거할 수 있어, 제조비용의 증가를 최소화시킨다.

도 1은 본 발명의 일 실시예에 따른 TFT가 게이트라인(8)과 데이터라인(10)의 직교교차부에 형성된 화소구조를 보여주는 부분평면도이다. 이 도면에서, 폴리실리콘층은 데이터라인(10)의 아래에 형성된다. 도 2a 및 2b는 도 1의 라인 A-A' 및 B-B'를 따라 각각 취해진 단면도들을 보여준다. 유리기판과 같은 투명절연기판(1) 상에 베이스절연막(2)을 개재하여 후면차폐막(3)이 형성되고 TFT 위에 흑매트릭스(12)가 형성된다. 후면차폐막(3)은 후면반사된 광이 폴리실리콘으로 만들어진 채널(5)에 들어가는 것을 효과적으로 방지하도록 채널 및 LOD 하의 영역에서만 다른 소자층보다 넓게 된다. 게이트라인(8)과 데이터라인(10)의 교차부의 네 모퉁이들에는, 후면차폐막(3)에 닿지 않는 더미접속홀(7)이 제1홀간막(4) 및 게이트절연막(6)에 형성된다. 게이트라인재료로 만들어진 막은 게이트라인을 형성하는 동안에 더미접속홀(7)에 형성된다. 따라서, 게이트라인을 패터닝한 이후에, 게이트라인재료로 만들어진 막은 적어도 더미접속홀(7)의 측벽에 남아있게 된다. 그 결과로서, 도 2a에 보인 것처럼, 더미접속홀(7) 내의 게이트라인재료는 흑매트릭스(12)의 모서리로부터의 입사광(IL) 및 LOD영역(15)에서의 후면차폐막(3)의 모서리로부터의 반사된 광(RL)을 차단하여, 폴리실리콘으로 만들어진 채널(5)에 대한 불규칙적인 반사를 방지할 수 있다.

도 5는 본 발명의 다른 실시예를 도시한다. 도 6a 및 6b는 도 5의 화소구조에서 라인 C-C' 및 D-D'를 따라 각각 취해진 단면도들을 보여준다. 이 실시예는, 후면차폐막(3)에 닿지 않는 더미접속홀(7)이 제2홀간막(9), 게이트절연막(6) 및 제1홀간막(4)에 형성되며 데이터라인재료로 만들어진 막이 데이터라인의 형성 동안에 더미접속홀(7)에 형성되고 데이터라인의 패터닝 이후에 데이터라인재료로 만들어진 막이 적어도 더미접속홀(7)의 측벽에 남아있다는 점에서, 도 1과 도 2a 및 2b에 도시된 실시예와 다르다. 그 결과로서, 도 6a에 보인 것처럼, 더미접속홀(7) 내의 데이터라인재료는 흑매트릭스(12)의 모서리로부터의 입사광 및 LOD영역(15)의 후면차폐막(3)의 모서리로부터의 반사된 광을 차단하여, 폴리실리콘(5)으로 만들

어진 채널에 대한 불규칙적인 반사를 방지할 수 있다.

후면차폐막의 측은 막 상에 공평적으로 형성된 데이터라인 및 게이트라인에서의 단(ap)을 피하기 위한 하단 및 개구비(opening ratio) 간의 관계를 고려하여 적절히 결정된다. 그러나, 채널 및 LOD 아래의 영역에서만, 도 14에 예시된 것과 같이 설계된다. 채널쪽에 나타난 TFT의 부분 단면도에서, 3a는 후면차폐막(3)의 상부표면의 모서리이며, 5a는 채널 또는 LOD의 하부표면의 모서리이고, 3b는 6a에서부터 후면차폐막(3)으로의 액정패널의 변선에 나타난 라인과 후면차폐막(3)의 교차부이다. 라인 3a-5a 및 라인 5a-3b로 이루어지는 각은 θ 로 표시된다. 액정패널이 광원으로 부터 나오는 광에 수직인 경우, 입사광의 대부분은 액정패널의 변선에 대해 30° 이내에서 액정채널을 통과하며, 이는 일반적으로 공개 제8-171101호의 단락 번호 1006에 개시되어 있다. 따라서, 기판(1)의 배면 또는 광학계로부터의 반사된 광의 대부분은 액정패널의 변선에 대해 30° 까지를 통과하게 될 것이다. 후면반사된 광을 효과적으로 차단하는데는, 다음의 수학적이 만족되어야 한다.

$$\theta \approx 30^\circ$$

그러므로, 3b-3a의 거리(d_1) 및 제1출간막(4)의 두께(d_2)간의 관계는 다음의 수학적과 같이 되어야 한다.

$$d_1 \approx d_2 \tan 30^\circ$$

이 조건은 채널의 길이방향에서도 만족되어야 한다. 달리 말하면, 후면차폐막(3)은 적어도 수학적 2에 의해 정해진 거리(d_2)만큼 채널 및 LOD가 두껍는 영역보다 넓어야 한다. d_2 에 대한 상한은 제1출간막(4)의 두께, 더미접속홀(7)의 깊이 및 개구비에 대한 용인할 만한 한계를 고려하여 적절히 결정될 것이다.

더미접속홀의 모양은 도 1 또는 도 5에 도시된 사각형으로 한정되지는 않고, 배면으로부터의 반사된 광을 적절히 차단하는 한 어떠한 모양도 사용될 수 있다. 예를 들어, 더미접속홀은 도 1에서의 게이트라인을 따라 연장되는 길고리모양일 수 있다. 더미접속홀의 사이즈는 후면차폐막(3) 및 흑매트릭스(12)에 의해 정해지는 영역 내에서 적절히 효과적인 차폐를 제공하는 한 특별히 한정되지는 않는다. 특히, 더미접속홀을 형성하는데 용이하다면, 공통전극과 실질적으로 동일한 폭(채널의 길이방향)을 가질 것이다. 그것의 길이(채널의 길이방향에 수직인 방향)는 광이 LOD영역(16)으로 들어가는 것을 적절히 방지할 수 있는 한 채널 및 더미접속홀 간의 거리에 의존하여 적절히 가변될 것이다. 채널 및 더미접속홀 간의 거리는 바람직하게는 게이트라인막의 두께보다 크다. 일반적으로, 접속홀은 배선패턴에 의존하여 설치될 수 있는 영역에 적절히 형성될 것이다.

더미접속홀은 후면차폐막에 닿지 않는 그러한 깊이를 가질 수 있다. 그것이 너무 얇은 경우, 더미접속홀은 광차폐에 충분히 효과적이지 않을 것이다. 따라서, 그 깊이는 더미접속홀의 사이즈 및 더미접속홀 및 채널간의 거리에 의존하여도 불구하고 적어도 제1출간막의 두께의 약 절반은 되어야 한다.

더미접속홀은 이 더미접속홀에 배선재료를 증착하기 이전에 형성될 것이다. 이 더미접속홀은 별도의 형성 단계에 의해 형성될 것임에도 불구하고, 본 발명에서 추가적인 제조단계를 피하기 위하여, 다른 접속홀의 형성과 동시에 형성되는 것이 바람직하다. 예를 들어, 후면차폐막이 전도성재료로 만들어지는 경우, 후면차폐막의 전위를, TFT에 대한 불리한 영향들을 막기 위해 접지전위와 같은 적절한 값으로 고정하는 것이 필요하다. 후면차폐막의 전위는 통상적으로 전위를 제어하기 위해 화소형성영역의 바깥에 접속홀을 형성함으로써 고정된다. 그러나, 후면차폐막이 후면게이트로서 동작하는 것을 피하기 위해 제1출간막은 비교적 두꺼우므로, 단일 식각단계로 후면차폐막에 도달하는 접속홀을 형성하는 것이 어렵다. 그러므로, 물 이상의 단계들이 요구된다. 따라서, 더미접속홀은 제1식각단계 동안에 형성되어진다면, 제조단계들의 수가 증가하는 것을 방지할 수 있다.

이러한 실시예들에서는, TFT가 데이터라인 아래에 놓이는 구성이 설명되었다. 그러나, 본 발명은 채널이 도 9에 보인 것처럼 데이터라인(10) 상에 포개지지 않는 구성에 적용될 수 있다. 본질적으로, 다양한 구성들이 도 9의 라인 E-E'를 따라 취해진 단면도들에 대응하는 도 10a, 10b 및 10c에 도시된 것처럼 채용될 수 있고, 도 10a의 구성은 게이트라인재료가 증착된 더미접속홀(7)을 포함하며, 도 10b의 구성은 데이터라인재료가 증착된 더미접속홀(7)을 포함하고, 도 10c의 구성은 게이트라인재료 및 데이터라인재료가 각각 증착된 더미접속홀(7) 및 (7')를 포함한다. 더미접속홀은 도 9에 도시된 것처럼 데이터라인(10)으로부터 떨어진 영역에 형성될 수 있으므로, 데이터라인재료가 증착된 더미접속홀(7')이 게이트라인(8)과 접촉하는 것이 허용될 수 있다.

소스전극(13) 및 드레인전극(14)이 필수적인 것은 아니므로, 접속홀은 TFT의 소스-드레인영역에 직접 형성될 것이다.

본 발명은 아래의 예들을 참조하여 보다 분명하게 설명될 것이나 이 예들에 한정되지는 않는다.

예 1

게이트라인재료가 더미접속홀에 증착된 도 1 및 2에 도시된 화소구조를 형성하는 과정을 설명할 것이다. 도 3a 내지 4d는 도 1의 라인 B-B'를 따라 취해진 단면도를 사용하여 이 예의 구조를 제조하기 위한 단계들을 도시한다. 먼저, 도 3a에 도시된 것처럼, 유리기판(1) 상에 예를 들어 31N으로 만들어진 베이스절연막(2)이 형성되고, 이 절연막은 유리기판이 불순물들에 의해 오염되는 것을 방지하기 위한 막이므로 약 200nm의 두께를 갖는다.

다음으로, 도 3b에 도시된 것처럼, 후면차폐막(3)이 증착된다. 기판측에서부터 반사된 광을 차단하기만 하면 어떠한 재료도 사용될 수 있음에도 불구하고, 후면차폐막은 후속하는 단계에서의 폴리실리콘을 형성하는 동안 어닐링(annealing)되어질 것이기 때문에, 텅스텐규화물과 같은 열저항성재료로 만들어진다.

WSI를 사용하는 경우, 후면차폐막(3)의 두께는 효율적인 자체를 위해 적어도 100nm, 바람직하게는 적어도 160nm인 것이다. 막두께의 상한에 대한 제약이 없고, 설계에 의존하여 적절히 결정되어질 것임에도 불구하고, 그 두께는 일반적으로 약 500nm까지가 될 것이고, 이 예에서는 약 170nm이다. 후면차폐막의 패턴닝에 있어, 배선의 폭은 게이트 및 데이터 라인의 폭을 고려하여 예를 들면 2 μ m가 된다. 제1층간막(4)이 아래에서 설명될 것처럼 1 μ m의 두께를 갖도록 설계되므로, 채널 및 LOD 아래의 후면차폐막의 폭은 채널 및 LOD가 투영되는 영역 보다 한쪽으로 적어도 0.6 μ m만큼 길어야 할 것이다. 예를 들어, 채널폭, 채널길이 및 LOD가 각각 1 μ m, 4 μ m 및 1 μ m인 경우, 채널의 길이방향 및 교차방향을 따르는 후면차폐막의 폭 둘은 각각 7.2 μ m 및 2.2 μ m가 될 것이다.

다음으로, 도 3d에 도시된 것처럼, 제1층간막(4)이 형성되고, 이 층간막은 예를 들면 SiN으로 만들어진다. 제1층간막(4)의 두께는 후면차폐막(3)이 TFT에 대한 후면게이트로서 작용하는 것을 방지하기 위해 바람직하게는 적어도 500nm이다. 막두께의 상한은 어떠한 제약없이 설계에 의존하여 적절히 선택될 것이다. 그러나, 그 두께는 약 2 μ m까지가 바람직하고, 이 예에서는 약 1 μ m이다.

다음으로, 도 3d에 도시된 것처럼, 섬 형태의 폴리실리콘층(5)이 60nm의 두께로 형성된다. 예를 들어, 제1층간막(4) 상에 LPCVD에 의해 증착된 비정질 실리콘층이 증착되고, 그런 다음 레미제어닐링, 사진명판술 및 식각이 행해져 폴리실리콘층(5)이 형성된다. 폴리실리콘층(5)을 덮는 게이트절연막(6)은 CVD에 의해 0.1 μ m의 두께로 증착된다(도 3e).

다음에, 도 4a에 도시된 것처럼, 더미접촉홀(7)이 게이트절연막(6) 및 제1층간막(4)에 형성된다. 후면차폐막(3)이 WSI로 만들어졌으므로, 접촉홀은 후면차폐막(3)의 전위를 제어하기 위해 형성되어야 한다. 접촉홀을 형성하기 위한 제1식각단계 동안에, 더미접촉홀(7)은 하소TFT의 LOD의 양 말단에 형성된다. 여기서, 더미접촉홀(7)은 이 단계에서는 각각 약 500nm 및 700nm의 폭 및 깊이를 갖는다.

다음으로, 도 4b에 도시된 것처럼, 예를 들면 WSI의 층이 약 100nm의 두께로 증착되고 패턴닝되어 게이트 라인(8)을 위한 게이트전극을 형성한다. 이 공정 동안에, WSI와 또한 더미접촉홀(7)에 증착된다. 그 결과로서, 더미접촉홀의 측면 상의 WSI막의 전체 두께는 약 200nm이며, 이는 광학 효과적으로 차단하는데 적절하다. 다음으로, 인 및 붕소 이온들이 이온주입에 의해 N-형 및 P-형 MOS-TFT들에 각각 주입되어, 소스 및 드레인 영역들을 형성한다. 도핑제들이 활성화어닐링된 이후에, 제2식각단계가 후면차폐막(3)에 도달하는 접촉홀을 형성하도록 행해진다.

그 표면상에 예를 들면 SiN의 제2층간막(9)이 약 300nm의 두께로 CVD에 의해 증착되고(도 4c), 그런 다음 그 위에 도 4d에 도시된 것처럼 알루미늄과 같은 금속재료의 데이터라인(10)(400nm 두께)이 형성된다. 그 후, 제3층간막(11) 및 폭매트릭스(12)가 차례로 형성된다. 예를 들어, 제3층간막(11)은 300nm 두께의 SiN로 만들어지고 폭매트릭스(12)는 400nm 두께의 알루미늄으로 만들어진다. 접촉홀을 형성하기 위한 제2식각단계는 TFT에 데이터라인을 연결하는 접촉홀을 형성하고 동시에 수합할 것이다.

예 2

데이터라인재료가 더미접촉홀에 증착된 도 5 및 6에 도시된 화소구조를 형성하는 과정을 설명할 것이다. 도 7a 내지 8d는 이 예의 구조를 제조하는 단계들로 도 5의 라인 D-D'를 따라 취해진 단면들을 사용하여 도시한다. 도 7a 내지 7b는 도 3a 내지 3e와 동일하기 때문에 설명하지 않을 것이다.

도 8a에 도시된 것처럼, 예를 들면 WSI의 층이 CVD에 의해 약 100nm의 두께로 증착되고 패턴닝되어 게이트 트라인(8)을 위한 게이트전극을 형성한다. 다음으로, 인 및 붕소 이온들이 이온주입에 의해 N-형 및 P-형 MOS-TFT들에 각각 주입되어 소스 및 드레인 영역들을 형성한다. 이 도핑제들은 활성화어닐링을 받게 된다.

그 표면상에는 예를 들면 SiN의 제2층간막(9)이 CVD에 의해 약 300nm의 두께로 증착된다(도 8b).

다음으로, 도 8c에 도시된 것처럼, 제2층간막(9), 게이트절연막(6) 및 제1층간막(4)이 식각되어 더미접촉홀(7)을 형성한다. 접촉홀을 형성하기 위한 제1식각단계는 접촉홀을 형성하기 위한 식각과 동시에 약 1 μ m의 길이로 수합할 것이다. 따라서, 더미접촉홀(7) 및 후면차폐막 간의 거리는 대략 제2층간막(9)의 두께이고 단면에서의 폭은 약 500nm이다.

다음으로, 도 8d에 도시된 것처럼, 알루미늄이 더미접촉홀(7)에 증착되는 동안에 데이터라인(10)이 400nm의 두께로 형성된다. 그 결과로서, 더미접촉홀은 알루미늄으로 실질적으로 채워져 광학 적절히 차단하게 된다. 다음에, 제3층간막(11) 및 폭매트릭스(12)가 차례로 형성된다.

발명의 효과

상술한 바와 같이, 본 발명은 화소개구비가 가능한 한 크게 할 수 있으면서도 기관표면으로부터의 입사광 또는 광학계로부터의 반사된 광이 채널에 들어가는 것을 방지할 수 있는 효과를 가져온다.

(5) 청구의 범위

청구항 1

투명절연기판 상에 형성된 후면차폐막;

층간막을 개재하여 후면차폐막 상에 형성된 폴리실리콘층, 게이트절연막 및 게이트라인에 연결된 게이트전극을 구비한 박막트랜지스터(TFT);

데이터신호를 TFT에 전송하기 위한 데이터라인; 및

TFT에 대한 입사광을 차단하기 위한 폭매트릭스를 포함하고,

후면차폐막에 닿지 않는 더미접촉홀은 적어도 후면차폐막 및 폭매트릭스에 의해 정해지는 영역내에서 채

널의 길이방향을 따라 TFT의 측면 근처의 후면차폐막 상의 용간막에 형성되고, 적어도 배선재로 만들어진 막은 더미접속홀의 측벽에 형성되는 TFT기반 화소구조.

청구항 2

제1항에 있어서, 더미접속홀은 게이트라인의 형성 이전에 형성되고 게이트라인재료는 게이트라인의 형성과 동시에 더미접속홀에 증착되는 TFT기반 화소구조.

청구항 3

제1항에 있어서, 더미접속홀은 데이터라인의 형성 이전에 형성되고 데이터라인재료는 데이터라인의 형성과 동시에 더미접속홀에 증착되는 TFT기반 화소구조.

청구항 4

제1항에 있어서, 후면차폐막은 투명절연기관 상에 매트릭스형태로 형성되고 채널 및 LOD가 투영되는 영역에서만 다른 배선들보다 넓은 TFT기반 화소구조.

청구항 5

제2항에 있어서, 후면차폐막은 투명절연기관 상에 매트릭스형태로 형성되고 채널 및 LOD가 투영되는 영역에서만 다른 배선들보다 넓은 TFT기반 화소구조.

청구항 6

제3항에 있어서, 후면차폐막은 투명절연기관 상에 매트릭스형태로 형성되고 채널 및 LOD가 투영되는 영역에서만 다른 배선들보다 넓은 TFT기반 화소구조.

청구항 7

제1항에 있어서, TFT는 데이터라인과 게이트라인의 교차부에 형성되고, 더미접속홀은 교차부의 네 모퉁이들에 형성되는 TFT기반 화소구조.

청구항 8

제2항에 있어서, TFT는 데이터라인과 게이트라인의 교차부에 형성되고, 더미접속홀은 교차부의 네 모퉁이들에 형성되는 TFT기반 화소구조.

청구항 9

제3항에 있어서, TFT는 데이터라인과 게이트라인의 교차부에 형성되고, 더미접속홀은 교차부의 네 모퉁이들에 형성되는 TFT기반 화소구조.

청구항 10

제4항에 있어서, TFT는 데이터라인과 게이트라인의 교차부에 형성되고, 더미접속홀은 교차부의 네 모퉁이들에 형성되는 TFT기반 화소구조.

청구항 11

박막트랜지스터(TFT)기반 화소구조를 제조하기 위한 방법에 있어서,

후면차폐막, 제1층간막, TFT의 채널이 되는 폴리실리콘, 게이트절연막, 게이트전극을 구비한 게이트라인, 제2층간막, 데이터라인, 제3층간막 및 흑매트릭스를 투명절연기관 상에 그 순서대로 형성하는 단계를 포함하고,

게이트절연막의 형성 이후 및 게이트라인의 형성 이전에, 후면차폐막에 닿지 않은 더미접속홀이 후면차폐막 및 흑매트릭스에 의해 정해지는 영역 내에서 채널의 길이방향을 따라 TFT의 측면 근처의 후면차폐막 상의 게이트절연막 및 제1층간막에 형성되고, 게이트라인재료로 만들어진 막이 게이트라인의 형성과 동시에 더미접속홀의 측벽에 형성되는 TFT기반 화소구조 제조방법.

청구항 12

제11항에 있어서, 후면차폐막은 전도성재료로 형성되며, 후면차폐막의 전위를 제어하기 위한 접속홀은 다중 식각단계들에 의해 형성되고, 더미접속홀은 접촉홀식각단계를 중의 적어도 하나와 동시에 형성되는 TFT기반 화소구조 제조방법.

청구항 13

제11항에 있어서, 후면차폐막은 그것의 전위를 제어하기 위한 매트릭스형태로 전도성재료로 형성되고, 채널 및 LOD가 투영되는 영역에서만 다른 배선들보다 넓은 TFT기반 화소구조 제조방법.

청구항 14

박막트랜지스터(TFT)기반 화소구조를 제조하기 위한 방법에 있어서,

후면차폐막, 제1층간막, TFT의 채널이 되는 폴리실리콘, 게이트절연막, 게이트전극을 구비한 게이트라인, 제2층간막, 데이터라인, 제3층간막 및 흑매트릭스를 투명절연기관 상에 그 순서대로 형성하는 단계를 포함하고,

제2층간막의 형성 이후 및 데이터라인의 형성 이전에, 후면차폐막에 닿지 않은 더미접속홀이 후면차폐막 및 흑매트릭스에 의해 정해지는 영역 내의 채널의 길이방향을 따라 TFT의 측면 근처의 후면차폐막 상의

제2층간막, 게이트절연막 및 제1층간막에 형성되고, 데이터라인재료로 만들어진 막이 데이터라인의 형성
과 동시에 더미접촉홀의 측벽에 형성되는 TFT기반 화소구조 제조방법.

형구함 15:

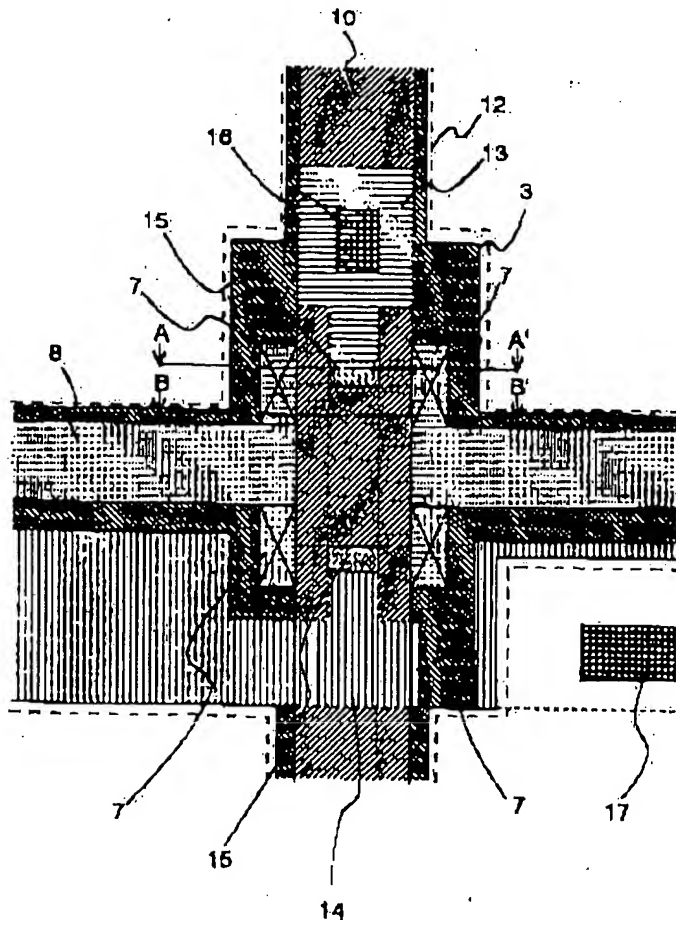
제14항에 있어서, 후면차폐막은 전도성재료로 형성되며, 후면차폐막의 전위를 제어하기 위한 접촉홀은 다
층 식각단계들에 의해 형성되고, 더미접촉홀은 접촉홀식각단계들 중의 적어도 하나와 동시에 형성되는
TFT기반 화소구조 제조방법.

형구함 16:

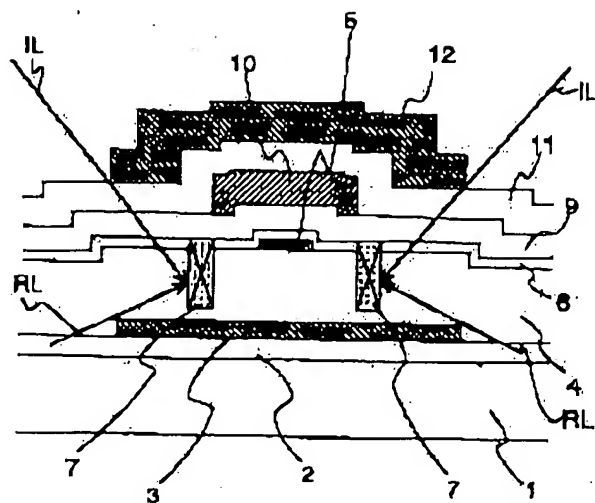
제14항에 있어서, 후면차폐막은 그것의 전위를 제어하기 위한 매트릭스형태로 전도성재료로 형성되고, 채
널 및 LOD가 투영되는 영역에서만 다른 배선을 보다 넓은 TFT기반 화소구조 제조방법.

도면

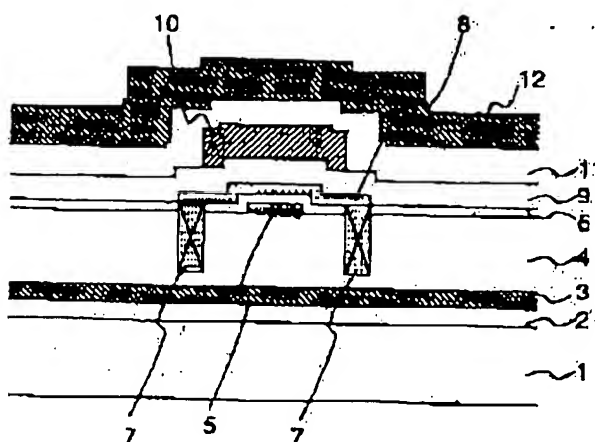
도면1



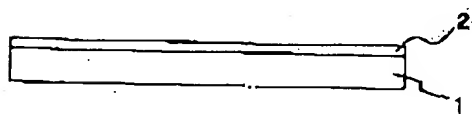
5B2a



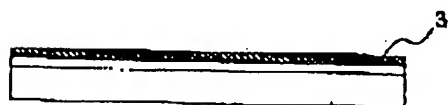
5B2b



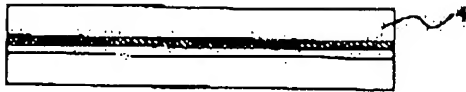
5B2c



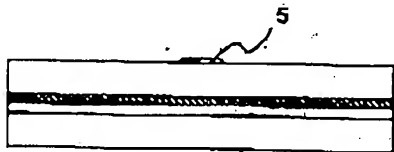
5B3a



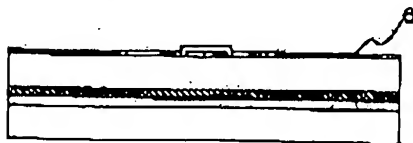
EP6



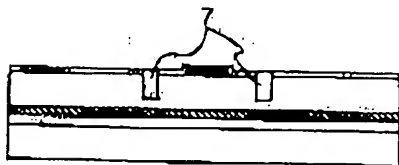
EP3d



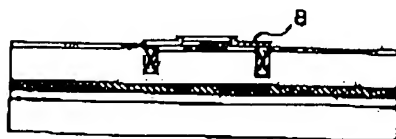
EP3b



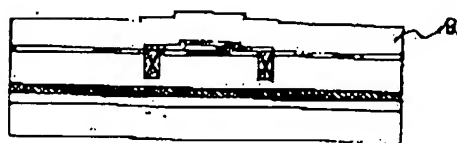
EP4a



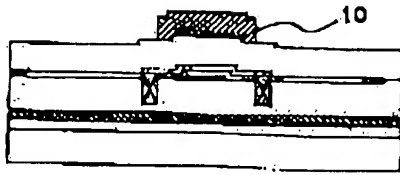
EP4b



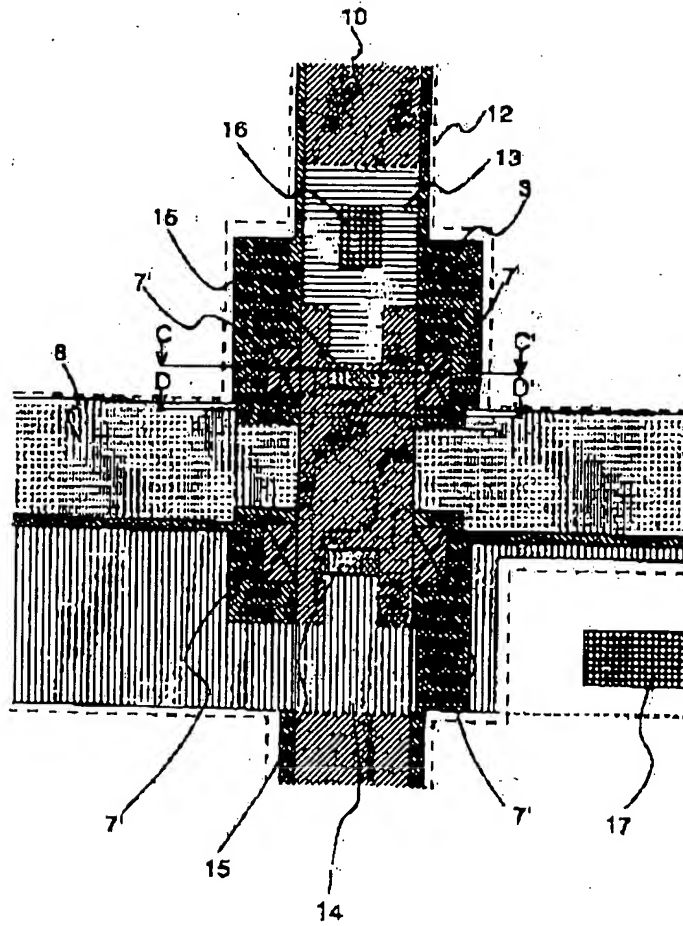
EP4c



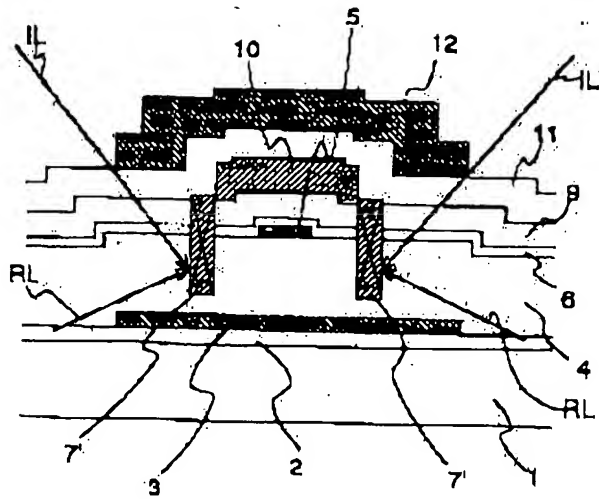
5B4d



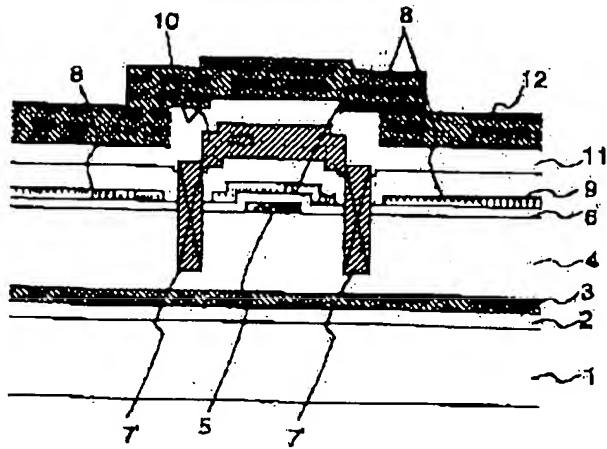
5B5



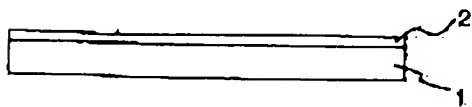
5B6a



5B6b



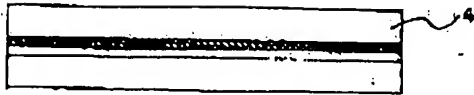
5B7a



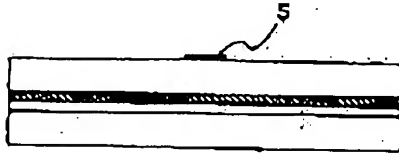
5B7b



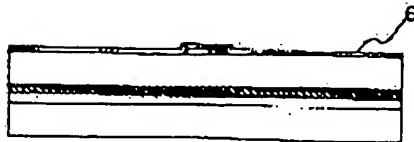
507a



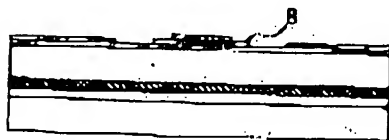
507b



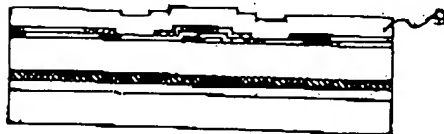
507c



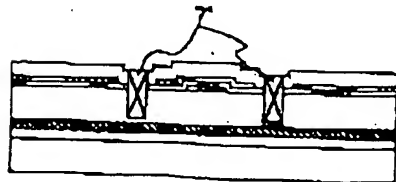
507d



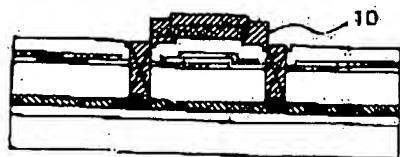
507e



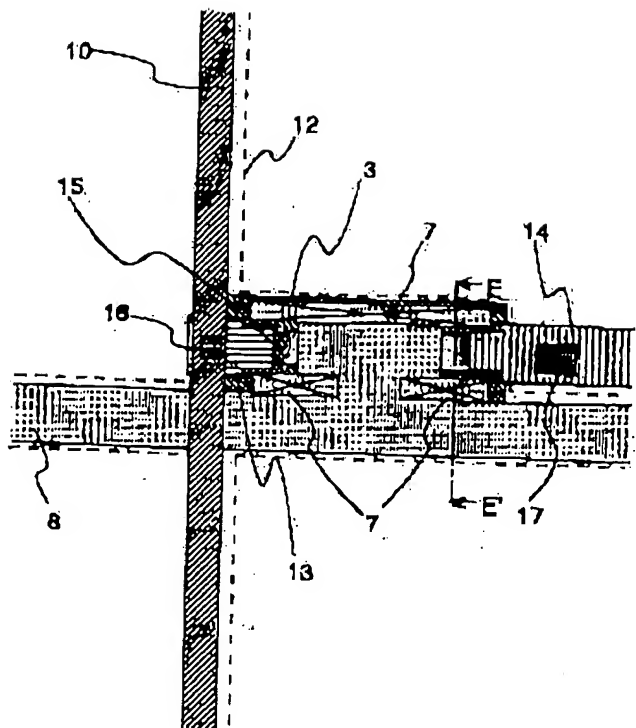
507f



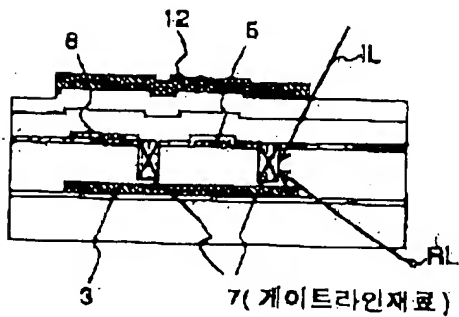
도 8d



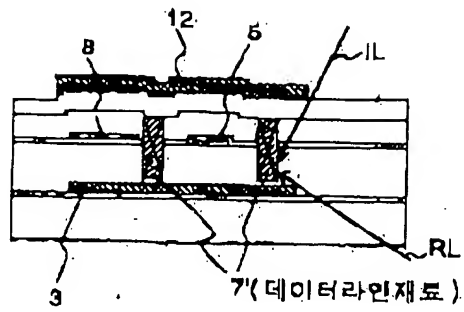
도 8g



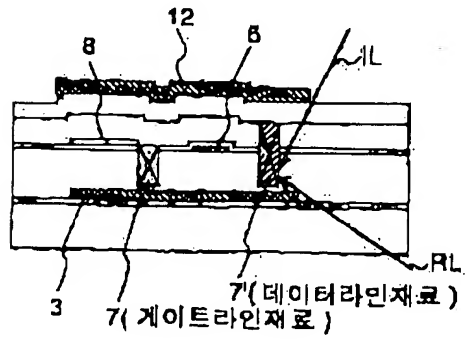
도 10a



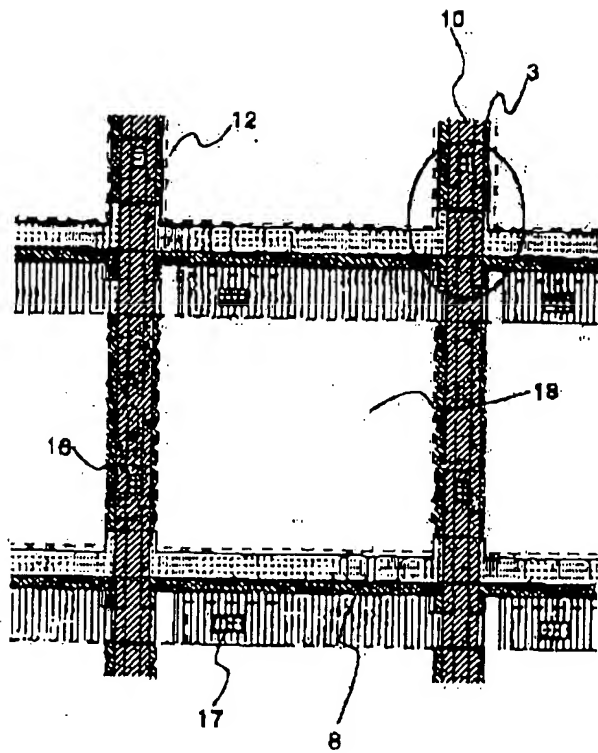
도면 9b



도면 10a



5B11



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.